

AD

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

17045643

Basic Patent (No,Kind,Date): JP 2001083924 A2 20010330 <No. of Patents: 001>

DRIVE CIRCUIT AND DRIVE METHOD OF CURRENT CONTROL TYPE LIGHT
EMITTING ELEMENT (English)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): MINAMINO YUTAKA; YAMANO ATSUHIRO; OKADA TAKASHI

IPC: *G09G-003/20;

Derwent WPI Acc No: *G 01-314508; G 01-314508

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
-----------	------	------	-----------	------	------

JP 2001083924	A2	20010330	JP 99254386	A	19990908 (BASIC)
----------------------	----	----------	-------------	---	------------------

Priority Data (No,Kind,Date):

JP 99254386 A 19990908

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

06856422 **Image available**

DRIVE CIRCUIT AND DRIVE METHOD OF CURRENT CONTROL TYPE
LIGHT EMITTING ELEMENT

PUB. NO.: **2001-083924** [JP 2001083924 A]

PUBLISHED: March 30, 2001 (20010330)

INVENTOR(s): MINAMINO YUTAKA

 YAMANO ATSUHIRO

 OKADA TAKASHI

APPLICANT(s): MATSUSHITA ELECTRIC IND CO LTD

APPL. NO.: 11-254386 [JP 99254386]

FILED: September 08, 1999 (19990908)

INTL CLASS: G09G-003/20; G09G-003/30; G09G-003/32

ABSTRACT

PROBLEM TO BE SOLVED: To provide a drive circuit for uniformly gradation-controlling an EL that is a current driving element according to an external input signal by containing, in a buffer, a circuit for compensating the offset voltage that is the difference between the input terminal voltage of a buffer element and the voltage outputted from the output terminal of the buffer element.

SOLUTION: Since the charging voltage of a load is $V_{IN}-V_t$ when no offset canceller is attached, the dispersion of threshold voltage V_t appears as an output deviation. However, when an offset canceller is attached, the charging voltage of the load is equal to the input voltage V_{IN} and basically never influenced by the dispersion of the threshold voltage V_t . A circuit for compensating the offset voltage resulted from the dispersion of the threshold voltage V_t is built in a transistor for controlling the luminance of a light emitting element. Therefore, this drive circuit for light emitting element capable of providing a satisfactory image characteristic with a relatively small number of transistors can be realized.

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
G 0 9 G 3/20	6 2 4	G 0 9 G 3/20	6 2 4 B 5 C 0 8 0
	6 1 1		6 1 1 H
	6 2 1		6 2 1 J
3/30		3/30	K
3/32		3/32	A
審査請求 未請求 請求項の数 7 O L (全 11 頁)			

(21) 出願番号 特願平11-254386

(22) 出願日 平成11年9月8日 (1999.9.8)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 南野 裕

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 山野 敦浩

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

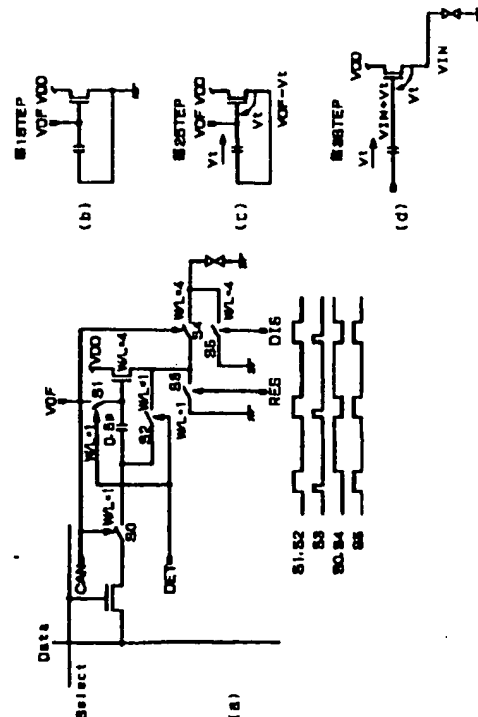
最終頁に続く

(54) 【発明の名称】 電流制御型発光素子の駆動回路および駆動方法

(57) 【要約】

【課題】 アクティブマトリックス型の EL 発光装置においては、階調表示を実現するために、1 画素内に複数個のトランジスタを設ける必要があり、トランジスタの不良確率の増加による歩留まりの低下が生じる。

【解決手段】 発光素子の輝度を制御するための電圧がデータ線より供給されており、走査線により与えられる走査信号によりデータ線の電圧をスイッチングする第一の薄膜トランジスタと、発光素子にその出力端子が接続されており、スイッチング用の薄膜トランジスタの出力端子とその入力端子が接続されているバッファ回路と、バッファ回路の入力端子電圧とバッファ回路の出力端子から出力される電圧との差であるオフセット電圧が補償される回路がバッファ回路内部に内蔵されているアクティブマトリックス型の電流制御型発光素子。



【特許請求の範囲】

【請求項1】素子に流れる電流に応じて輝度に変化する発光素子からなる画素を選択するための走査線と、前記画素を駆動するための電圧を供給するデータ線とが基板上にマトリクス状に配設され、前記走査線と前記データ線との交差部に、発光素子の輝度を制御するための電圧がデータ線より供給されており、前記走査線により与えられる走査信号により前記データ線の電圧をスイッチングする第一の薄膜トランジスタと、前記発光素子にその出力端子が接続されており、前記スイッチング用の薄膜トランジスタの出力端子とその入力端子が接続されているバッファ回路と該バッファ回路の入力端子電圧と該バッファ回路の出力端子から出力される電圧の差であるオフセット電圧が補償される回路がバッファ回路内部に内蔵されているアクティブマトリクス型の電流制御型発光素子の駆動回路。

【請求項2】バッファ回路が発光素子の入力端子とソースフォロワ接続されている薄膜トランジスタからなり、ソースフォロワ接続されている電流制御用薄膜トランジスタのしきい値電圧のばらつきをキャンセルするための補償コンデンサ及び該補償コンデンサにしきい値電圧を記憶させるためのスイッチング回路が前記バッファ回路に組み込まれている請求項1記載のアクティブマトリクス型の電流制御型発光素子の駆動回路。

【請求項3】バッファ回路が発光素子の入力端子とソースフォロワ接続されているn-チャンネル型の薄膜トランジスタ及びから構成されており、スイッチング回路により補償コンデンサにしきい値電圧が書き込まれる前に負荷に予め蓄えられている電荷を放電することを特徴とするアクティブマトリクス型の電流制御型発光素子の駆動方法。

【請求項4】バッファ回路が発光素子の入力端子とソースフォロワ接続されているp-チャンネル型の薄膜トランジスタ及びから構成されており、スイッチング回路により補償コンデンサにしきい値電圧が書き込まれる前に負荷を予め電源電圧まで充電するプリチャージすることを特徴とするアクティブマトリクス型の電流制御型発光素子の駆動方法。

【請求項5】ソースフォロワ接続されるトランジスタがnチャンネルトランジスタとpチャンネルトランジスタがブッシュアップ接続されていることを特徴とする請求項2記載のアクティブマトリクス型の電流制御型発光素子の駆動回路。

【請求項6】バッファ回路が差動増幅器により構成され、該差動増幅器の出力オフセットをキャンセルするための補償コンデンサ及び該補償コンデンサにしきい値電圧を記憶させるためのスイッチング回路が組み込まれている請求項1記載のアクティブマトリクス型の電流制御型発光素子の駆動回路。

【請求項7】素子に流れる電流に応じて輝度に変化する

発光素子からなる画素を選択するための走査線と、前記画素を駆動するための電圧を供給するデータ線とが基板上にマトリクス状に配設され、前記走査線と前記データ線との交差部に、発光素子の輝度を制御するための電圧がデータ線より供給されており、前記走査線により与えられる走査信号により前記データ線の電圧をスイッチングする薄膜トランジスタと、前記発光素子にその出力端子が接続されており、前記スイッチング用の薄膜トランジスタの出力端子とその入力端子が接続されているバッファ回路と該バッファ回路の入力端子電圧と該バッファ回路の出力端子から出力される電圧の差であるオフセット電圧が補償される補償回路とを有する電流制御型発光素子であって、前記補償回路が前記バッファ回路に内蔵されていることを特徴とする電流制御型発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ディスプレイに用いられる発光素子の駆動装置に関し、特に有機及び無機EL（エレクトロルミネンス）、又はLED（発光ダイオード）等のような発光輝度が素子を流れる電流により制御される電流制御型発光素子の駆動回路の構成ならびに駆動方法に関する。

【0002】

【従来の技術】有機及び無機EL、又はLED等のような発光素子をアレイ状に組み合わせ、ドットマトリクスにより文字表示を行うディスプレイは、テレビ、携帯端末等に広く利用されている。

【0003】特に、自発光素子を用いたこれらのディスプレイは、液晶を用いたディスプレイと異なり、照明のためのバックライトを必要としない、視野角が広い等の特徴を有し、注目を集めている。

【0004】中でも、トランジスタ等とこれらの発光素子とを組み合わせるスタティック駆動を行うアクティブマトリクス型と呼ばれるディスプレイは、ダイナミック駆動を行う単純マトリクス駆動のディスプレイと比較して、高輝度、高コントラスト、高精細等の優位性を持っており近年注目されている。

【0005】この種のディスプレイの従来例として、図7に、Society for Information Display発行の1997年秋期大会予稿集『Asiadisplay '97』の第216～219頁（セイコーエプソン）の発表から引用した、発光素子にELを使用したアクティブマトリクス型ディスプレイの発光素子駆動回路を示す。

【0006】図7を参照して、この駆動回路での発光原理を説明する。スイッチング用トランジスタ71のゲートに接続された走査線72が選択されて活性化されると、トランジスタ71がオン状態となり、トランジスタ71に接続されたデータ線73から信号がコンデンサ74に書き込まれる。コンデンサ74は電流制御用トランジスタ75のゲート・ソース間電圧を決定する。

【0007】そして、走査線72が非選択となりトランジスタ71がオフ状態になると、コンデンサ74の両端間の電圧は次の周期に走査線72が選択されるまで保持される。

【0008】コンデンサ74の両端間の電圧に応じて、電源電極76→トランジスタ75のドレインソース→EL素子77→共通電極78という経路に沿って電流が流れ、この電流によりEL素子77が発光する。

【0009】一般的にコンピュータの端末、パソコンのモニタ、テレビ等の動画表示を行うためには、各画素の輝度が変化する階調表示が出来ることが望ましい。

【0010】図7の駆動回路において階調表示を行うには、トランジスタ75のゲート・ソース電極間に閾値付近の電圧を印加する必要がある。

【0011】しかし、トランジスタのゲート電圧・ソース電流特性に、図8に示すようなばらつきがあると、例えば図7のトランジスタ75のゲート電極にゲート電圧VAを印加した場合、トランジスタ75に流れる電流はIA（実線で示す曲線とVAとの交点）とIB（破線で示す曲線とVAとの交点）のように異なるため、EL素子77に流れる電流も変わり、本来ならば同じ輝度であるはずの領域の輝度が異なり、このため、例えば輝度むら等の画質劣化が生じることになる。

【0012】ポリシリコンを材料とした薄膜トランジスタにおいては、結晶シリコンによるトランジスタに比較して、一般的にこのしきい値のばらつきが大きく、その値は±0.1V程度と推察される。

【0013】しきい値が±0.1Vばらついたとすれば、トランジスタ75を流れる電流は、しきい値が2V程度ならばリニア領域で動作させた場合は5%程度、飽和領域で動作させた場合は10%程度電流値が変動する。図9はEL素子の電流-輝度特性である。電流-輝度特性は階調表示させる領域Aにおいてはリニアな特性であるので、前期電流値のばらつきは、そのまま輝度特性のばらつきとなって現れる。

【0014】この問題を解決するため、特開平2-148687号公報には、素子の閾値付近でのばらつきがあっても、この影響を受けずに階調表示を行うELディスプレイ装置が提案されている。

【0015】図10を参照して、特開平2-148687号公報に提案される回路を説明する。図10は、図7の点線内の電流制御回路79に対応する回路部を示しており、16階調表示を行う場合についての例を示すものである。階調制御を行うためにデータ線の本数は4本に増加している。

【0016】図10において、94～97は発光素子駆動用のトランジスタ、98はカレントミラー回路、99は発光素子、100はトランジスタの各ソース端子及び発光素子が接続された共通電極の抵抗成分である。トランジスタ94～97のドレイン電極は共通接続されてカ

レントミラー回路98の入力端に接続されている。

【0017】図10において、4ビット入力より階調に対応した組み合わせの信号電圧がトランジスタ94～97のゲート電圧として印加される。そして、トランジスタ94～97のうちオン状態のトランジスタに流れる電流の合計値と同一の電流値がカレントミラー回路98の出力端から発光素子99に供給され、その電流値に応じて発光素子99が発光する。

【0018】例えばトランジスタ94～97がオン時の電流値の対数をとった値をそれぞれ倍になるようにすれば（即ち、12は11の2倍、13は12の2倍（＝11の22倍）、14は13の2倍（＝11の23倍）とすれば）、トランジスタ94～97のオンする組み合わせにより16階調の表示を行うことができる。なお、11～14はトランジスタ94～97がオン状態時のソース電流をそれぞれ表している。

【0019】このときトランジスタを図8のゲート電圧VBに対応する電流が飽和した領域の電圧で使用するようにすれば、トランジスタの閾値付近での特性がばらついていても、その影響を受けることなく、輝度のばらつきも生じない。しかしながら階調数が増えた場合カレントミラー回路が増加すると共に、ビットにおおじて信号線の本数が増加し駆動回路が複雑となる。

【0020】

【発明が解決しようとする課題】上述のように、アクティブマトリックス型のEL発光装置においては、これまでは階調表示を実現させるために、カレントミラー回路あるいは低電流回路及び電流制御用トランジスタなどを1画素内に設ける必要がある。生産等を考慮した場合、複数のトランジスタを画素内に設けることは、トランジスタの不良確率の増加による歩留まりの低下が予想され、高い歩留まりを確保するためには1画素内に少ないトランジスタで階調表示させる、望ましくは必要最小限のトランジスタ数で階調表示を実現させることが必要である。加えてトランジスタ数の増加に伴いEL素子の発光に関わる有効な部分の面積が減少する。このような問題を解決するためには図7の駆動回路において電流駆動用のTFTのしきい値電圧のばらつきを補正することが可能なシンプルな回路構成の提案が必要である。

【0021】

【課題を解決するための手段】本発明は前述の電流駆動素子であるELを外部からの入力信号のレベルに応じてムラなく階調制御するための駆動回路を提案するものである。具体的な回路構成は以下の通りである。

【0022】素子に流れる電流に応じて輝度が変化する発光素子からなる画素を選択するための走査線と、前記画素を駆動するための電圧を供給するデータ線とが基板上にマトリクス状に配設され、前記走査線と前記データ線との交差部に、発光素子の輝度を制御するための電圧がデータ線より供給されており、前記走査線により与え

られる走査信号により前記データ線の電圧をスイッチングする第一の荷膜トランジスタと、前記発光素子にその出力端子が接続され、前記スイッチング用の荷膜トランジスタの出力端子とその入力端子が接続されているバッファ素子と該バッファ素子の入力端子電圧と該バッファ素子の出力端子から出力される電圧の差であるオフセット電圧が補償される回路がバッファ内部に内蔵されているアクティブマトリクス型の電流制御型発光素子の駆動回路を提案するものである。

【0023】一般的には前記バッファ素子が前記発光素子とソースフォロワ接続されており、ソースフォロワの用いられる電流制御用荷膜トランジスタのしきい値電圧のばらつきをキャンセルするための補償コンデンサ及び該補償コンデンサにしきい値電圧を記憶させるためのスイッチング回路が組み込まれている構成がシンプルな構成であると思われる。

【0024】この構成では3種類の基本的構成が提案できる。

【0025】(1-1) 前記バッファ回路が前記発光素子の入力端子とソースフォロワ接続されているn-チャンネル型の荷膜トランジスタ及びから構成される場合、

(1-2) 前記バッファ回路が前記発光素子の入力端子とソースフォロワ接続されているp-チャンネル型の荷膜トランジスタ及びから構成される場合、(1-3) 前記ソースフォロワがnチャンネルトランジスタとpチャンネルトランジスタがブッシュアップ接続された構成である場合、である。バッファ回路としてソースフォロワ構成以外の提案として、「前記バッファ素子が差動増幅器により構成され、該差動増幅器の出力オフセットをキャンセルするための補償コンデンサ及び該補償コンデンサにしきい値電圧を記憶させるためのスイッチング回路が組み込まれている回路」があげられる。

【0026】以上の回路構成を提案するものである。

【0027】上記それぞれの構成における各ノードに印加するタイミングチャートとこれに伴う各トランジスタの動作を説明する。

【0028】まずソースフォロワの動作を説明する。ここでは電流制御用のトランジスタがnチャンネル型の場合を説明する。

【0029】(1) 入力電圧 V_{in} がゲート電圧に印可されると、トランジスタがONし、最初は大きなドレイン電流が流れて負荷を充電するが、負荷の電圧が上昇するとトランジスタのソース電圧が上昇し、ゲート-ソース間電圧が徐々に小さくなるのでドレイン電流が小さくなり、ゲート-ソース間電圧がしきい値電圧 V_t になるまで負荷が充電されるとトランジスタはOFFし充電はストップする。

【0030】(2) ソースフォロワのゲートに入力電圧 V_{in} を印可した場合、負荷は $V_{in} - V_t$ まで充電されることになりしきい値電圧 V_t がばらつくと出力電圧

はそのまま出力偏差となって現れる。

【0031】現状のポリシリコンではしきい値電圧のばらつきは $\pm 0.5V$ 程度の範囲であるためにこのままではしきい値電圧のばらつきが角度のばらつきとなって現れる。次にオフセットキャンセラー付きのソースフォロワの動作を図1を用いて説明する。動作は大きく3ステップに分けられる。

【0032】<第一ステップ>スイッチ S_1 、 S_2 、 S_3 がオンしゲートにはしきい値検出用電圧 V_{of} がゲートに印可され、ソースはグランドに設置されるのでソースフォロワのトランジスタはオンする。同時にスイッチ S_5 をオンすることによって、負荷の電荷を放電させる。負荷をリセットする理由はNchソースフォロワの場合負荷を充電することは出来るが、負荷に蓄えられている電荷を放電できないためである。

【0033】<第二ステップ>スイッチ S_3 をオフする事によりトランジスタを流れる電流をゼロにする。これによりトランジスタのソース電圧はゲート-ソース間電圧がしきい値電圧 V_t に等しくなるまで上昇する。その結果しきい値検出用容量にはしきい値に等しい値が保持される。

【0034】<第三ステップ>スイッチ S_1 、 S_2 がオフされスイッチ S_0 がオンされることによりトランジスタのゲートにはしきい値検出用容量を通して入力電圧 $V_{in} +$ しきい値電圧 V_t が印可される。従ってトランジスタのソース電圧は、ゲート電圧からしきい値電圧を引いた値である V_{in} となりスイッチ S_5 をオフしてスイッチ S_4 をオンする事により負荷は V_{in} の電圧まで充電されることになる。

【0035】以上の動作により、オフセットキャンセラーを付けない場合は、負荷の充電電圧は $V_{in} - V_t$ であるので、しきい値電圧 V_t がばらつくと出力偏差となって現れるが、オフセットキャンセラーを付けると、負荷の充電電圧は入力電圧 V_{in} と等しくなり、基本的にしきい値電圧 V_t のばらつきの影響を受けない。

【0036】図2はオフセットキャンセラー付きソースフォロワのシミュレーション結果である。シミュレーション条件は

(1) しきい値電圧ばらつきは $\pm 0.5V$ を想定
(2) しきい値検出用容量は $0.5pF$ 、しきい値検出用電圧 $V_{of} = 7.5V$

(3) 入力電圧 $= 8.0V$

(4) 1水平時間 $= 30\mu sec$

である。

【0037】第一ステップでは、ソースフォロワのトランジスタがオンされるが、スイッチ S_3 のオン抵抗のため出力電圧(ソース電圧)は完全にゼロにならない。第二ステップでは、しきい値ばらつきの影響により、出力電圧がばらついていることが解る。しきい値検出用電圧 V_{of} と出力電圧の差がしきい値電圧 V_t に等しく、こ

の値がしきい値検出用容量に記憶される。第三ステップでは入力電圧 V_{in} にしきい値電圧 V_t を加えた値がゲートに印可されるので、出力電圧はしきい値電圧に関係なく、ほぼ入力電圧 V_{in} に等しくなっている。オフセットキャンセル能力は図3の下図に示す拡大図より、しきい値ばらつき 0.5 V に対して、出力偏差は $\pm 10\text{ mV}$ まで抑制することが可能である。

【0038】以上は電流制御用トランジスタが n チャンネルの場合であるが、トランジスタが p チャンネルタイプの場合も想定される。

【0039】本回路構成を図4に示す。 p チャンネルトランジスタは n チャンネルトランジスタに比較して電流駆動能力は劣るが、トランジスタ信頼性の面では n チャンネルトランジスタよりも安定である。基本的には p チャンネルタイプの場合も同様なオフセットキャンセル動作は可能であるが、 p チャンネルソースフォロワは負荷に対して放電しかできないので負荷を予め電源電圧まで充電するプリチャージ回路が必要である。

【0040】そのほかに n -チャンネルと p -チャンネルをプッシュプル接続した回路が提案できる。プッシュプルは負荷に対して充電、放電共に出来るのでチャージング回路は必要ない。プッシュプル回路を用いた場合の構成を図5に示す。

【0041】次にバッファ構成として、差動増幅回路を用いることは可能である。差動増幅回路はソースフォロワ回路に比較して負帰還がかかるので、しきい値電圧ばらつきに起因するオフセットを含めたすべてのオフセットの原因如何に関わらず V_{in} と V_{out} の差を検出する事が出来る。

【0042】オフセットキャンセラー付き差動増幅回路の動作を図6を使って説明する。

【0043】＜第一ステップ＞2個のスイッチAがオンし差動増幅器の反転入力端子と非反転入力端子間に検出用容量が接続されたバッファ回路となる。差動増幅器の非反転入力端子に入力電圧 V_{in} が印可され、出力電圧が $V_{out} = V_{in} + \Delta V$ となっているとする。バッファ回路を構成しているので、反転入力端子の電圧も $V_{in} + \Delta V$ になる。従って検出用容量には非反転入力端子の入力電圧 V_{in} と、反転入力端子の出力電圧 $V_{in} + \Delta V$ の差である ΔV が検出され保持される。

【0044】＜第二ステップ＞スイッチAがOFFされスイッチBがONされるので、出力電圧は検出用容量を通して反転入力端子にフィードバックされる。非反転入力端子には第一ステップ同様入力電圧 V_{in} が印可されているので差動増幅器の内部回路は同じ状態を保つために反転入力端子の電圧は $V_{in} + \Delta V$ にならなければならない。出力端子と反転入力端子間には、 ΔV の電位差を持った検出用容量が接続されているので、反転入力端子の電圧が $V_{in} + \Delta V$ になるためには、出力電圧は $V_{out} = V_{in}$ にならなければならない。

【0045】以上の動作により差動増幅回路にオフセットキャンセラーを付けることで、様々な要因で発生する出力偏差 ΔV を抑制する事が出来る。出力電圧は常に入力電圧 V_{in} に等しい。

【0046】図11はオフセットキャンセラー付きオペアンプのシミュレーション結果である。シミュレーション条件としては

- (1) 差動増幅回路のバッファ部はプッシュプル型
- (2) 出力偏差検出用容量 $C = 1.0\text{ pF}$
- (3) 入力電圧 $= 7.0\text{ V}$
- (4) 負荷抵抗 $= 1.0\text{ k}\Omega$ 、負荷容量 $= 20\text{ pF}$
- (5) 1水平時間 $= 30\text{ }\mu\text{s}$

を仮定し、しきい値ばらつきが $\pm 0.5\text{ V}$ の結果を図12に示す。

【0047】第一ステップでは、しきい値ばらつきにより、入力電圧に対して出力電圧が大きくばらついているが、この差を出力偏差検出用容量で検出し補正することにより、第二ステップではしきい値ばらつきに影けられることなく、出力電圧は入力電圧にほぼ等しくなっている。オフセットキャンセル能力は図12の下図の拡大図より、しきい値ばらつき $\pm 0.5\text{ V}$ に対して、出力偏差 $\pm 5\text{ mV}$ まで抑制できることが出来る。

【0048】

【発明の実施の形態】図面を参照して、本発明の実施例を以下に説明する。

【0049】（実施例1）図1は本発明の第1の実施例の回路図であり、発光素子として電荷注入型の有機薄膜EL素子（以下「有機薄膜EL素子」と略記する）を用いた場合のものである。

【0050】図1において、15は発光素子である有機薄膜EL素子、12は有機薄膜EL素子15に流れる電流を制御する抵抗素子、14は有機EL素子に電流を流し続けるコンデンサ、13はコンデンサ14に信号電圧を供給するスイッチングトランジスタ、16はスイッチングトランジスタ13を選択する走査信号を供給する走査線、17は走査線16がオンとされ選択されたスイッチングトランジスタ13を介してコンデンサ14に電荷を供給するデータ線、18は有機薄膜EL素子14に電流を供給する電源電極、19はデータ線17との間の電位差でトランジスタの動作点を決定する共通電極である。

【0051】上述の駆動回路の発光原理は先に述べた通りである。

【0052】ポリシリコンは気相成長法によりアモルファスシリコンを堆積しレーザアニールする事で熔融再結晶化しポリシリコンとなる。前記ポリシリコン中にイオンドーピング法によりリンイオンを打ち込みトランジスタのソース及びドレイン電極部を作成する。抵抗素子12は前記トランジスタのソース及びドレイン領域となる部分と同一のプロセスで作成されている。本実施例1

では電流制御用トランジスタをnチャンネル型としている。従ってスイッチング回路として負荷を放電させることが出来ないので負荷の電荷をリセットさせる回路を設けた。

【0053】（実施例2）実施例2における回路構成を図4に示す。本実施例は電流制御トランジスタをpチャンネルタイプとしたものである。この駆動回路の発光原理は基本的に実施例1と同様であるが、pチャンネルトランジスタは負荷に対して放電しかできないので、負荷を予め電源電圧まで充電するプリチャージ回路を負荷した。

【0054】（実施例3）実施例3はソースフォロウの構成をnチャンネル、pチャンネルのプッシュプル構成としたものである。回路構成は図5に示す回路と同一である。プッシュプル構成は負荷に対して充電、放電共に出来るが回路規模が大きくなることと、定常電流が流れるので消費電力が比較的大きくなる。

【0055】（実施例4）実施例4はバッファの構成を差動増幅器をもちいて構成したものである。回路構成は図6に示す回路と同一である。差動増幅器を用いた構成にした場合は、前述のソースフォロウ構成に比較して回路構成がやや複雑になるが回路自身にフィードバック作用があるためにキャンセル出来るオフセット電圧のレベルが高くなる特徴がある。

【0056】

【発明の効果】以上説明したように本発明によれば、発光素子の輝度をトランジスタのしきい値電圧のばらつきなどに起因するオフセット電圧を補償する回路が内蔵されており、比較的少ないトランジスタ数で良好な画像特性を得られるアクティブマトリクス型の電流制御型発光素子の駆動回路を実現できる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す回路図

【図2】オフセットキャンセラー付きソースフォロウのシミュレーション結果を示す図

【図3】図2の結果の拡大図

【図4】電流制御用トランジスタがpチャンネルタイプの場合のオフセットキャンセラー付きソースフォロウの回路構成を示す図

【図5】ソースフォロウ回路としてプッシュプル回路の構成とした場合を示す図

【図6】オフセットキャンセラー付き差動増幅回路を示す図

【図7】従来のアクティブマトリクス型ELディスプレイの駆動回路を示す図

【図8】ポリシリコン薄膜トランジスタのゲート電圧-ソース電流特性を示す図

【図9】EL素子の電流-電圧特性を示す図

【図10】従来例による4ビット相当の階調表示のためのEL駆動回路を示す図

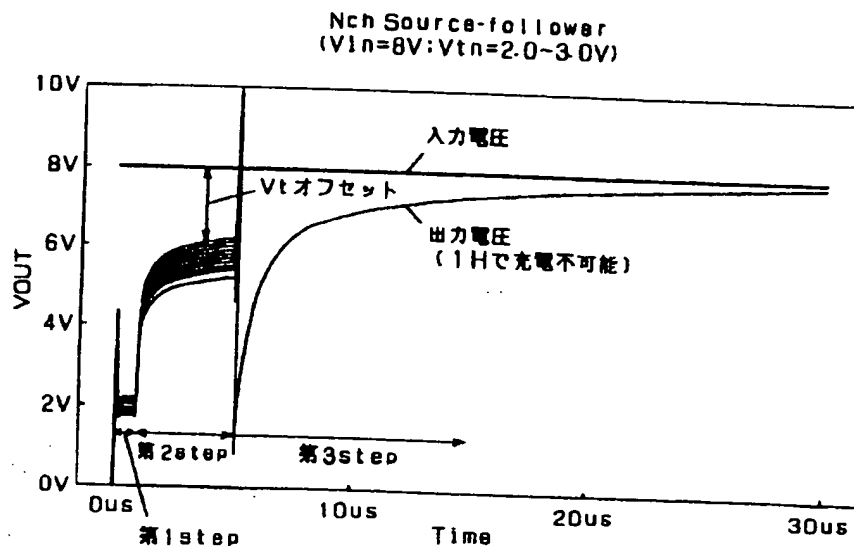
【図11】オフセットキャンセラー付き差動増幅回路のシミュレーション結果を示す図

【図12】図11の結果の拡大図

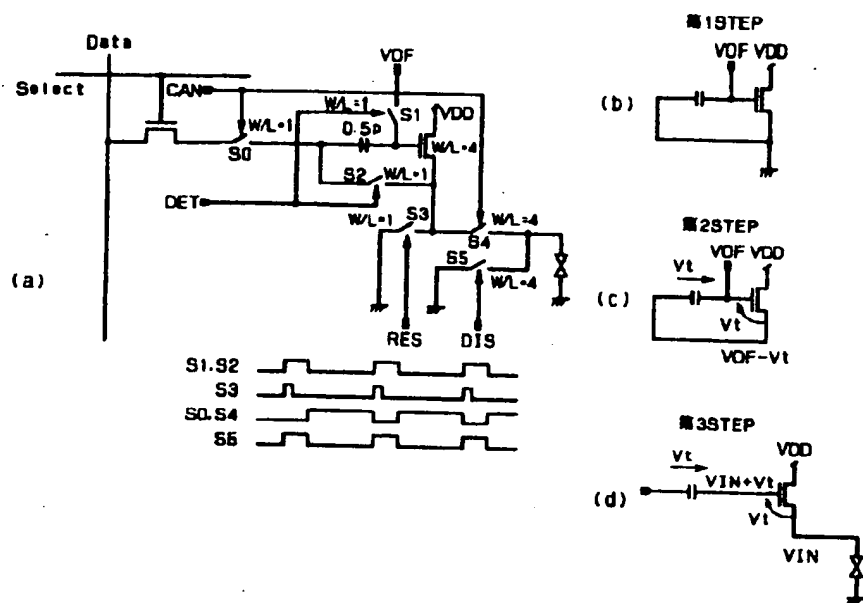
【符号の説明】

- 12 抵抗素子
- 13 スwitchングトランジスタ
- 14 コンデンサ
- 15 有機薄膜EL素子
- 16 走査線
- 17 データ線
- 18 電源電極
- 19 共通電極

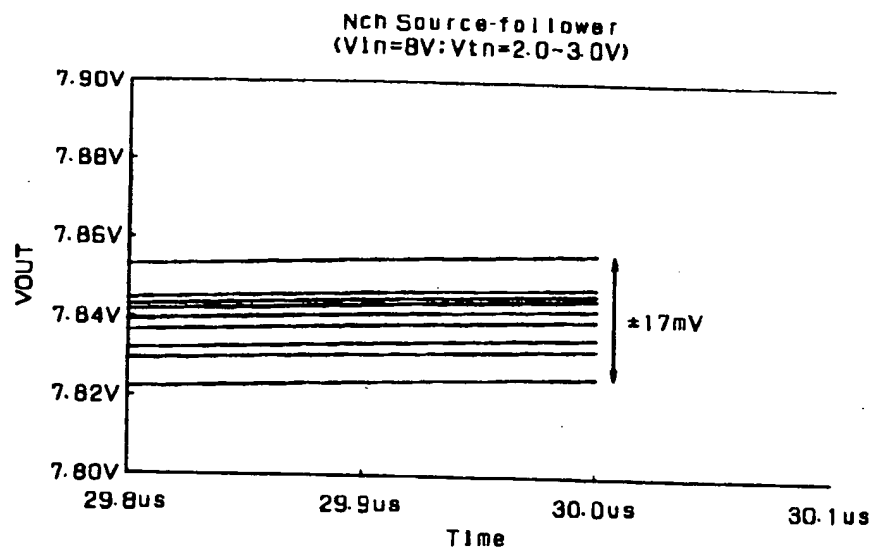
【図2】



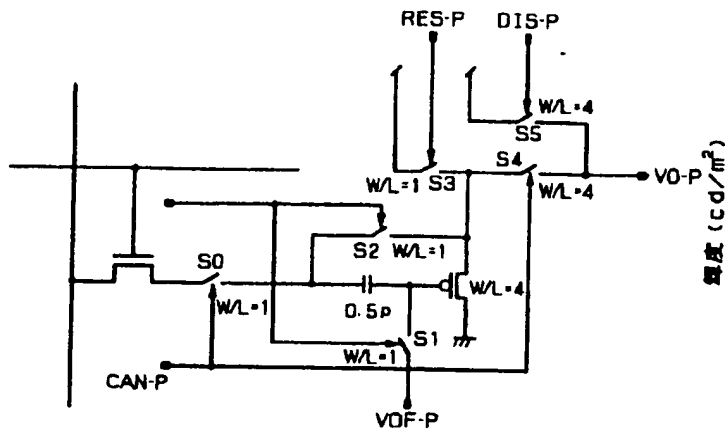
【図1】



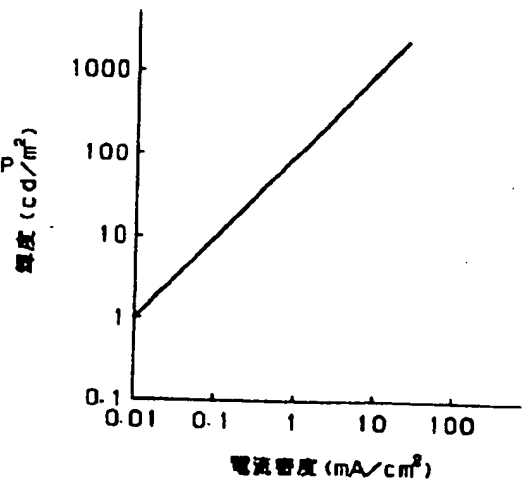
【図3】



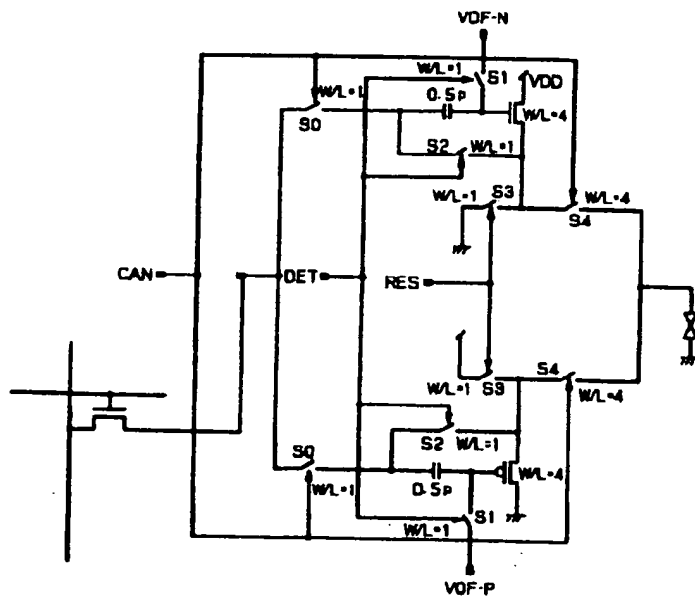
【図4】



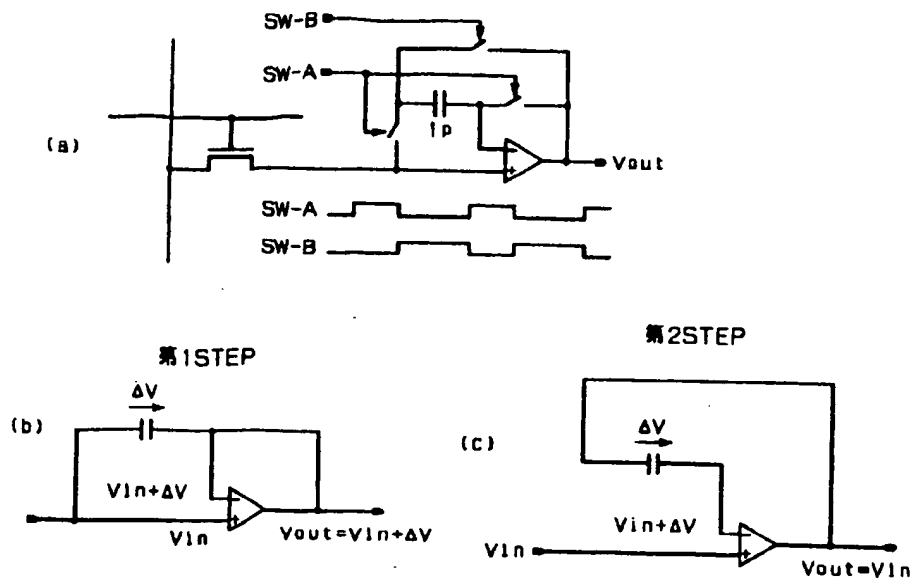
【図9】



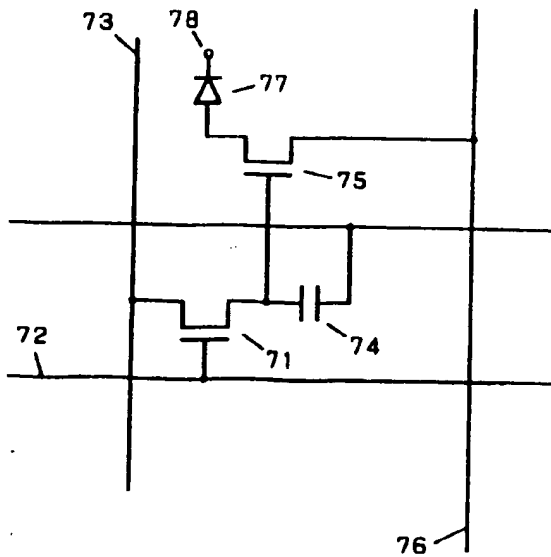
【図5】



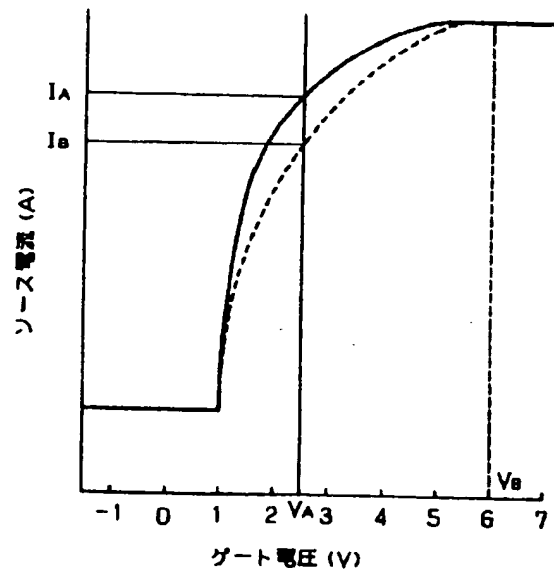
【図6】



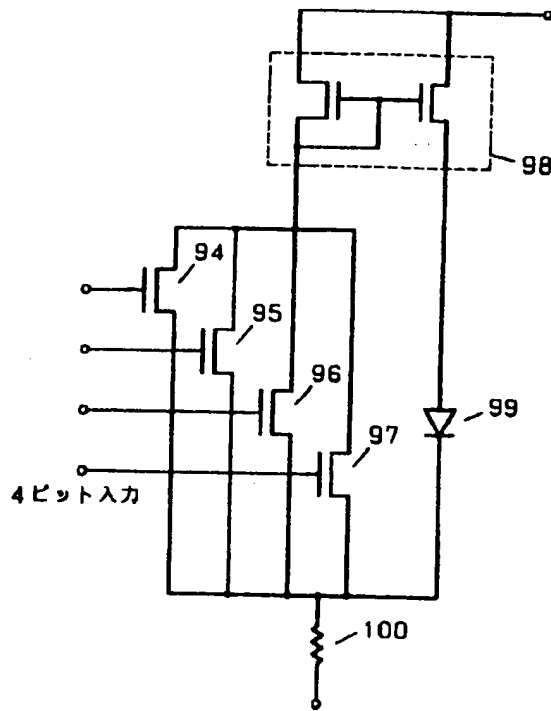
【図7】



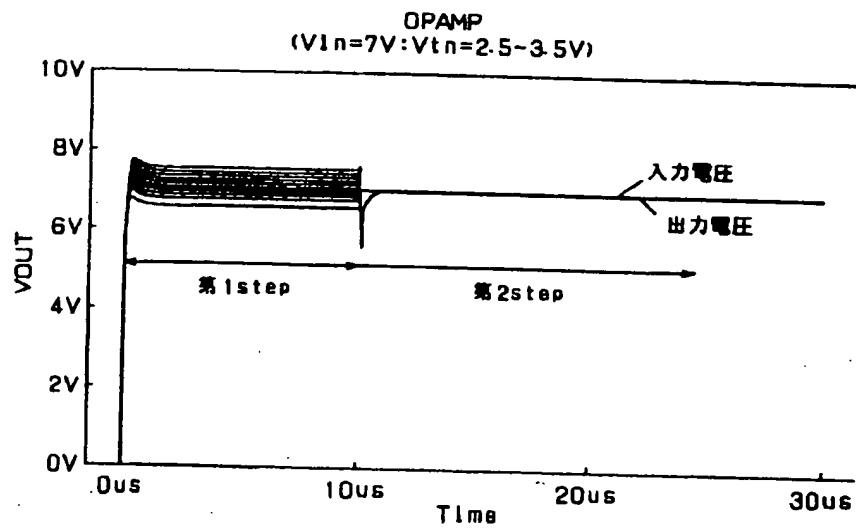
【図8】



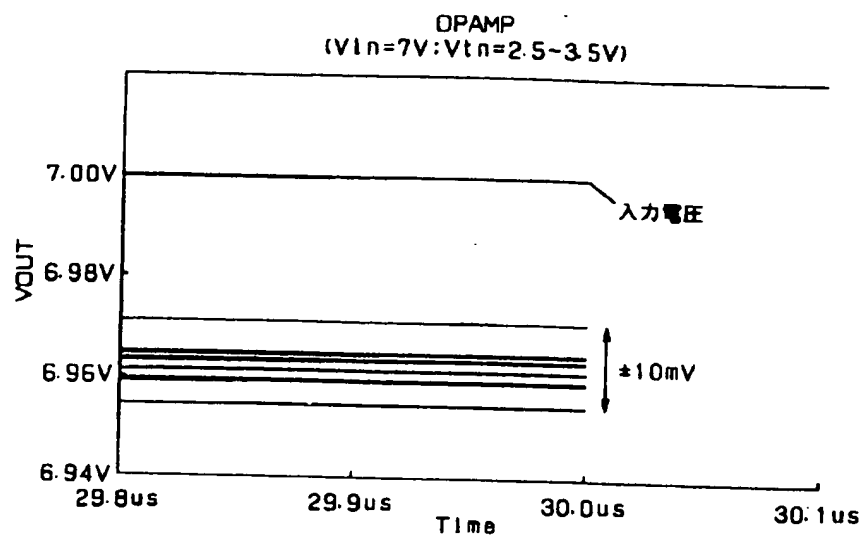
【図10】



【図11】



【図12】



フロントページの続き

(72)発明者 岡田 隆史

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C080 AA06 AA07 BB05 DD05 DD22
DD25 DD28 EE19 EE29 FF11
JJ03 JJ04 JJ05 KK43

(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number of Patent Application: 2001-83924

(P2001-83924A)

(43) Date of Publication of Application: March 30, 2001

(2001.3.30)

(51) Int. Cl.⁷

G09G 3/20

3/30

3/32

Identification Number

624

611

621

FI

G09G 3/20 624B

611H

621J

3/30 K

3/32 A

Theme code (reference)

5C080

Request for Examination: not made

Number of Claims: 7 OL (11 pages in total)

(21) Application Number: Hei-11- 254386

(22) Application Date: September 8, 1999 (1999.9.8)

(71) Applicant: 000005821

Matsushita Electric Industrial Co., Ltd.

1006, Oazakadoma, Kadoma-shi, Osaka-fu

(72) Inventor: Hiroshi Nanno

c/o Matsushita Electric Industrial Co., Ltd.

1006, Oazakadoma, Kadoma-shi, Osaka-fu

(72) Inventor: Atsuhiko Yamano

c/o Matsushita Electric Industrial Co., Ltd.

1006, Oazakadoma, Kadoma-shi, Osaka-fu

(74) Agent: 100097445

Patent Attorney, Fumio Iwahashi (others two)

To be continued to the last page

(54) [Title of the Invention]

DRIVING CIRCUIT FOR CURRENT-CONTROLLED TYPE LUMINOUS
ELEMENT AND DRIVING METHOD OF THE SAME

(57) [Abstract]

[Problem] In an active matrix type EL light emitting apparatus,
in order to realize a gradation display, it is necessary to
provide plural transistors in one pixel, so that a yield
reduction owing to an increase in fraction defective of the
transistor occurs.

[Means for Resolution] A current-controlled type luminous element of active matrix type, having a 1st thin film transistor in which a voltage for controlling a brightness of a luminous element is supplied from a data line, and which switches the voltage of the data line by a scanning signal given by a scanning line, and a buffer circuit whose output terminal is connected to the luminous element and whose input terminal is connected to an output terminal of the thin film transistor for switching, wherein a circuit for compensating an offset voltage which is a difference between an input terminal voltage of the buffer circuit and a voltage outputted from the output terminal of the buffer circuit is integrated inside the buffer circuit.

[Claims]

[Claim 1] A driving circuit for a current-controlled type luminous element of active matrix type, having a 1st thin film transistor in which a scanning line for selecting a pixel comprising a luminous element whose brightness changes in compliance with a current flowing through the element and a data line supplying a voltage for driving the pixel are disposed on a substrate in a matrix-like form, in which a voltage for controlling the brightness of the luminous element is supplied from the data line to an intersection portion between the scanning line and the data line, and which switches the voltage of the data line by a scanning signal given by the scanning line, and a buffer circuit whose output terminal is connected to the luminous element and whose input terminal is connected to an output terminal of the thin film transistor for switching, wherein a circuit for compensating an offset voltage which is a difference between an input terminal voltage of the buffer circuit and a voltage outputted from the output terminal of the buffer circuit is integrated inside the buffer circuit.

[Claim 2] A driving circuit for a current-controlled type luminous element of active matrix type according to claim 1, wherein the buffer circuit comprises a thin film transistor which is source-follower-connected to an input terminal of the luminous element, and a compensating capacitor for canceling a dispersion of a threshold value voltage of a current

controlling thin film transistor which is source-follower-connected and a switching circuit for storing the threshold value voltage to the compensating capacitor are incorporated in the buffer circuit.

[Claim 3] A driving method for a current-controlled type luminous element of active matrix type, characterized in that a buffer circuit comprises an n-channel type thin film transistor which is source-follower-connected to an input terminal of a luminous element, and an electric charge previously accumulated in a load is discharged before a threshold value voltage is written to a compensating capacitor by a switching circuit.

[Claim 4] A driving method for a current-controlled type luminous element of active matrix type, characterized in that a buffer circuit comprises a p-channel type thin film transistor which is source-follower-connected to an input terminal of a luminous element, and a load is pre-charged for previously charging it to a power source voltage before a threshold value voltage is written to a compensating capacitor by a switching circuit.

[Claim 5] A driving circuit for a current-controlled type luminous element of active matrix type according to claim 2, characterized in that the transistor, which is source-follower-connected, is push-pull-connected to an n channel transistor and a p channel transistor.

[Claim 6] A driving circuit for a current-controlled type luminous element of active matrix type according to claim 1, wherein the buffer circuit comprises a differential amplifier, and a compensating capacitor for canceling an output offset of the differential amplifier and a switching circuit for storing a threshold value voltage to the compensating capacitor are incorporated.

[Claim 7] A current-controlled type luminous element having a thin film transistor in which a scanning line for selecting a pixel comprising a luminous element whose brightness changes in compliance with a current flowing through the element and a data line supplying a voltage for driving the pixel are disposed on a substrate in a matrix-like form, in which a voltage for controlling the brightness of the luminous element is supplied from the data line to an intersection portion between the scanning line and the data line, and which switches the voltage of the data line by a scanning signal given by the scanning line, a buffer circuit whose output terminal is connected to the luminous element and whose input terminal is connected to an output terminal of the thin film transistor for switching, and a compensation circuit for compensating an offset voltage which is a difference between an input terminal voltage of the buffer circuit and a voltage outputted from the output terminal of the buffer circuit, characterized in that the compensation circuit is integrated in the buffer circuit.

[Detailed Description of the Invention]

[0001]

[Technical Field to which the Invention Belongs] The present invention relates to a driving arrangement of luminous element used for display, and especially relates to a constitution of a driving circuit of current-controlled type luminous element whose luminous brightness is controlled by a current flowing through the element such as organic and inorganic EL (electroluminescence) or LED (light emitting diode) and the like, and a driving method of the same.

[0002]

[Prior Art] A display in which the luminous elements such as organic and inorganic ELs or LEDs are combined in an array-like form and a character display is performed by a dot matrix has been widely utilized in televisions, portable terminals and the like.

[0003] Especially, the display in which self-luminous elements are used has, different from a display in which liquid crystals are used, such characteristics that no back light for illumination is required and an angle of visibility is wide, so that it focuses the spotlight of attention.

[0004] Among others, a display called an active matrix type in which a static drive is performed by combining transistors, etc. with these luminous elements has superior properties such as high brightness, high contrast and high precision as

compared with a display of simple matrix drive in which a dynamic drive is performed, so that it is noted in recent years. [0005] As a conventional example of this kind of display, in Fig.7 there is shown a luminous element driving circuit of active matrix type display in which the ELs are used as the luminous elements, that is quoted from 1997 Great Autumn Meeting Preliminary Copy Collection "Asiadisplay '97", pages 216 - 219 (Seiko Epson), published by Society for Information Display.

[0006] By referring to Fig.7, a light emitting principle in this driving circuit is explained. If a scanning line 72 connected to a gate of a switching transistor 71 is selected and activated, the transistor 71 becomes ON-state, and a signal is written to a capacitor 74 from a data line 73 connected to the transistor 71. The capacitor 74 determines a voltage between gate and source of a current controlling transistor 75.

[0007] And, if the scanning line 72 becomes non-selected and the transistor 71 becomes OFF-state, a voltage between both ends of the capacitor 74 is maintained until the scanning line 72 is selected in a next period.

[0008] In compliance with the voltage between both ends of the capacitor 74, a current flows along a route of a power source electrode 76 → a drain source of the transistor 75 → an EL element 77 → a common electrode 78, and the EL element 77 emits

a light by this current.

[0009] Generally, in order to perform a dynamic image display of computer terminal, monitor of personal computer, television and the like, it is desirable that a gradation display in which a brightness of each pixel changes can be performed.

[0010] In order to perform the gradation display in the driving circuit of Fig.7, it is necessary to apply between gate and source electrodes of the transistor 75 a voltage in the vicinity of a threshold value.

[0011] However, if such a dispersion as shown in Fig.8 exists in gate voltage/source current characteristics of the transistor, in case where, for example, a gate voltage V_A is applied to a gate electrode of the transistor 75 of Fig.7, since the current flowing through the transistor 75 differs like I_A (intersection point between a curve shown by a solid line and the V_A) and I_B (intersection point between a curve shown by a broken line and the V_A), the current flowing through the EL element 77 also changes, so that the brightness in a region where the brightness should be intrinsically the same differs and, for this reason, it follows that an image quality deterioration such as, for example, a brightness unevenness occurs.

[0012] In a thin film transistor in which polysilicon is made a material, generally the dispersion of this threshold value is large in comparison with a transistor by crystal silicon,

and it is inferred that its value is in the order of ± 0.1 V.

[0013] If the threshold value disperses by ± 0.1 V, when the threshold value is in the order of 2 V, the current flowing through the transistor 75 varies in its current value by about 5% in case where it is operated in a linear region and about 10% in case where it is operated in a saturated region. Fig.9 is a current-brightness characteristic of the EL element. In a region A where the gradation display is made, since the current-brightness characteristic is a linear characteristic, the aforesaid dispersion of the current value appears becoming a dispersion of the brightness characteristic as it is.

[0014] In order to solve this problem, in JP-A2-148687 Gazette there is proposed an EL display apparatus in which, even if the dispersion in the vicinity of the threshold value of the element exists, the gradation display is performed without undergoing an influence of the dispersion.

[0015] By referring to Fig.10, a circuit proposed in the JP-A-2-148687 Gazette is explained. Fig.10 shows a circuit section corresponding to a current control circuit 79 in a dotted line of Fig.7, and is one showing an example relating to a case where 16-gradation display is performed. In order to perform a gradation control, the number of the data lines is increased to 4.

[0016] In Fig.10, 94 - 97 are luminous element driving transistors, 98 a current mirror circuit, 99 a luminous element,

and 100 a resistance component of a common electrode to which each source terminal of the transistor and the luminous element are connected. Drain electrodes of the transistors 94- 97 are commonly connected and connected to an input end of the current mirror circuit 98.

[0017] In Fig.10, a signal voltage of a combination corresponding to the gradation is applied from 4-bit input as a gate voltage of the transistors 94- 97. And, a current value identical with a total value of the current flowing through the transistors of ON-state among the transistors 94- 97 is supplied from an output end of the current mirror circuit 98 to the luminous element 99, and the luminous element 99 emits a light in compliance with that current value.

[0018] For example, if it is adapted such that values obtained by taking logarithms of the current values when the transistors 94 - 97 are ON become respectively double [that is, if it is made that I_2 is 2 times of I_1 , I_3 is 2 times of I_2 (= 22 times of I_1), and I_4 is 2 times of I_3 (= 23 times of I_1)], the display of 16-gradation can be performed by a combination of the transistors 94 - 97 made ON. Incidentally, the I_1 - I_4 respectively denote source currents when the transistors 94 - 97 are ON-states.

[0019] On this occasion, if it is adapted such that the transistors are used at the voltage of a region where the current corresponding to a gate voltage V_B of Fig.8 is saturated,

even if the characteristics of the transistors in the vicinity of the threshold value disperse, the transistors don't undergo an influence of the dispersion and no dispersion of the brightness occurs as well. However, in case where the number of the gradation is increased, the current mirror circuit is increased and the number of the signal lines is increased depending on the bits, so that the driving circuit becomes complex.

[0020]

[Problems that the Invention is to Solve] As mentioned above, in the active matrix type EL light emitting apparatus, in order to realize the gradation display, hitherto it is necessary to provide the current mirror circuit or a low current circuit and the current controlling transistor, etc. in one pixel. In case where a manufacture and the like are considered, as to providing the plural transistors in the pixel, there is foreseen a yield reduction owing to an increase in fraction defective of the transistor and, in order to ensure a high yield, it is necessary to perform the gradation display in one pixel by a small number of transistors, desirably to realize the gradation display by a necessary minimum number of transistors. In addition, with an increase in the number of transistors, an area of effective portion concerning a light emission of the EL element decreases. In order to solve such problems, it is necessary to propose a simple circuit constitution in

which it is possible, in the driving circuit of Fig.7, to correct the dispersion of the threshold value voltage of a current driving TFT.

[0021]

[Means for Solving the Problems] The present invention proposes a driving circuit for gradation-controlling an EL that is the aforesaid current driving element in compliance with a level of the input signal from an outside. A concrete circuit constitution is as follows.

[0022] There is proposed a driving circuit for a current-controlled type luminous element of active matrix type, having a 1st thin film transistor in which a scanning line for selecting a pixel comprising a luminous element whose brightness changes in compliance with a current flowing through the element and a data line supplying a voltage for driving the pixel are disposed on a substrate in a matrix-like form, in which a voltage for controlling the brightness of the luminous element is supplied from the data line to an intersection portion between the scanning line and the data line, and which switches the voltage of the data line by a scanning signal given by the scanning line, and a buffer element whose output terminal is connected to the luminous element and whose input terminal is connected to an output terminal of the thin film transistor for switching, wherein a circuit for compensating an offset voltage which is a difference between

an input terminal voltage of the buffer element and a voltage outputted from the output terminal of the buffer element is integrated inside the buffer.

[0023] Generally, a constitution, in which the buffer element is source-follower-connected to the luminous element and in which a compensating capacitor for canceling a dispersion of a threshold value voltage of a current controlling thin film transistor using a source follower and a switching circuit for storing the threshold value voltage to the compensating capacitor are incorporated, is considered to be a simple constitution.

[0024] As to this constitution, three kinds of basic constitutions are proposed.

[0025] They are (1 - 1) a case where the buffer circuit comprises an n-channel type thin film transistor which is source-follower-connected to an input terminal of the luminous element, (1 - 2) a case where the buffer circuit comprises a p-channel type thin film transistor which is source-follower-connected to an input terminal of the luminous element, and (1 - 3) a case where it is a constitution in which the source follower is push-pull-connected to an n channel transistor and a p channel transistor. As a proposal other than the source follower constitution, as the buffer circuit there is enumerated "a circuit in which the buffer element comprises a differential amplifier, and a compensating capacitor for

canceling an output offset of the differential amplifier and a switching circuit for storing a threshold value voltage to the compensating capacitor are incorporated.

[0026] The above circuit constitutions are proposed.

[0027] A timing chart applied to each node in the above respective constitutions and an operation of each transistor with the timing chart are explained.

[0028] First, an operation of the source follower is explained. Here, a case where the current controlling transistor is an n channel type.

[0029] (1) If an input voltage V_{in} is applied to a gate voltage, the transistor is made ON and initially a high drain current flows to charge a load. However, if a voltage of the load is increased, since a source voltage of the transistor is increased and a voltage between gate-source becomes gradually low, the drain current becomes low and, if the load is charged until the voltage between gate-source becomes a threshold value voltage V_t , the transistor is made OFF and the charging is stopped.

[0030] (2) In case where the input voltage V_{in} is applied to a gate of the source follower, it follows that the load is charged to $V_{in} - V_t$ and, if the threshold value voltage V_t disperses, an output voltage appears intact becoming an output deviation.

[0031] As to polysilicon in the present situation, since a

dispersion of the threshold value voltage is in a range of about ± 0.5 V, if left intact the dispersion of the threshold value voltage appears becoming a dispersion of the brightness. Next, an operation of a source follower with offset canceler is explained using Fig.1. The operation is roughly divided into three steps.

[0032] <1st step> Switches S1, S2, S3 are made ON, a threshold value detecting voltage V_{of} is applied to the gate and, since the source is installed on the ground, a transistor of the source follower is made ON. At the same time, by making a switch S5 ON, an electric charge of a load is discharged. Reason for resetting the load is because, in case of an Nch source follower, it is possible to charge the load but the electric charge accumulated in the load cannot be discharged.

[0033] <2nd step> By making a switch S3 OFF, the current flowing through the transistor is made zero. By this, a source voltage of the transistor increases until the voltage between gate-source becomes equal to the threshold value voltage V_t . As a result, a value equal to the threshold value is maintained in a threshold value detecting capacity.

[0034] <3rd step> By the fact that the switches S1, S2 are made ON and a switch S0 is made ON, the input voltage V_{in} + the threshold value voltage V_t is inputted to the gate of the transistor through the threshold value detecting capacity. Accordingly, the source voltage of the transistor becomes the

V_{in} which is a value obtained by subtracting the threshold value voltage from the gate voltage, and it follows that, by making a switch S5 OFF and making a switch S4 ON, the load is charged to a voltage of the V_{in} .

[0035] By the above operations, in case where no offset canceler is attached, since a charging voltage of the load is $V_{in} - V_t$, if the threshold value voltage V_t disperses it appears becoming the output deviation. However, if the offset canceler is attached, the charging voltage of the load becomes equal to the input voltage V_{in} , so that it does not basically undergo an influence of the dispersion of the threshold value voltage V_t .

[0036] Fig.2 is a simulation result of the source follower with offset canceler. Simulation conditions are:

(1) it is assumed that the threshold value voltage dispersion is ± 0.5 V,

(2) the threshold value detecting capacity is 0.5pF, and a threshold value detecting voltage $V_{of} = 7.5$ V,

(3) the input voltage = 8.0 V, and

(4) one horizontal time = 30 μ sec.

[0037] In the 1st step, although the transistor of the source follower is made ON, the output voltage (source voltage) does not become completely zero because of an ON resistance of the switch S3. In the 2nd step, it is understood that the output voltage disperses owing to an influence of the threshold value

dispersion. A difference between the threshold value detecting voltage V_{of} and the output voltage is equal to the threshold value voltage V_t , and this value is stored to the threshold value detecting capacity. In the 3rd step, since a value obtained by adding the threshold value voltage V_t to the input voltage V_{in} is applied to the gate, the output voltage becomes approximately equal to the input voltage V_{in} irrespective of the threshold value voltage. From an enlarged view shown in a lower drawing of Fig.3, as to an offset cancel ability, an output deviation can be suppressed to ± 10 mV with respect to the threshold value dispersion 0.5 V.

[0038] Although the above is a case where the current controlling transistor is an n channel, there is also assumed a case where the transistor is a p channel type.

[0039] The present circuit constitution is shown in Fig.4. The p channel transistor is inferior in its current driving ability in comparison with the n channel transistor, but is stable than the n channel transistor in its aspect of transistor reliability. Basically, also in case of the p channel type, a similar offset cancel operation is possible. However, since a p channel source follower can perform only the discharge with respect to the load, a pre-charge circuit for previously charging the load to the power source voltage is necessary.

[0040] Besides, a circuit in which an n-channel and a p-channel are push-pull-connected can be proposed. Since a push-pull

can perform both of the charging and the discharging with respect to the load, no charging circuit is necessary. A constitution in case where a push pull circuit is used is shown in Fig.5.

[0041] Next, it is possible to use a differential amplification circuit as a buffer constitution. Since the differential amplification circuit applies a negative feedback in comparison with a source follower circuit, it can detect a difference between V_{in} and V_{out} irrespective of causes of all the offsets including the offset attributable to the threshold value voltage dispersion.

[0042] An operation of the differential amplification circuit with offset canceler is explained using Fig.6.

[0043] <1st step> Two switches A are made ON, thereby becoming a buffer circuit in which a detecting capacity is connected between an inversion input terminal and a non-inversion input terminal of the differential amplifier. It is assumed that the input voltage V_{in} is applied to the non-inversion input terminal of the differential amplifier, and the output voltage becomes $V_{out} = V_{in} + \Delta V$. Since the buffer circuit is constituted, a voltage of the inversion input terminal becomes $V_{in} + \Delta V$ as well. Accordingly, in the detecting capacity, there is detected and maintained the ΔV which is a difference between the input voltage V_{in} of the non-inversion input terminal and the output voltage $V_{in} + \Delta V$ of the inversion input

terminal.

[0044] <2nd step> Since the switch A is made OFF and a switch B is made ON, the output voltage is fed back to the inversion input terminal through the detecting capacity. Since the input voltage V_{in} is being applied to the non-inversion input terminal similarly to the 1st step, a voltage of the inversion input terminal must become $V_{in} + \Delta V$ in order that an internal circuit of the differential amplifier maintains the same state. Since the detecting capacity having a potential difference of ΔV is connected between the output terminal and the inversion input terminal, the output voltage must become $V_{out} = V_{in}$ in order that the voltage of the inversion input terminal becomes $V_{in} + \Delta V$.

[0045] By the above operations, it is possible to suppress the output deviation ΔV occurring due to various factors by attaching the offset canceler to the differential amplification circuit. The output voltage is always equal to the input voltage V_{in} .

[0046] Fig.11 is a simulation result of an operational amplifier with offset canceler. As simulation conditions, it is assumed that:

- (1) a buffer section of the differential amplification circuit is a push-pull type,
- (2) an output deviation detecting capacity = 1.0pF,
- (3) the input voltage = 7.0 V,

(4) a load resistance = 1.0 k Ω , a load capacity = 20 pF, and
(5) one horizontal time = 30 μ sec,
and a result when the threshold value dispersion is ± 0.5 V
is shown in Fig.12.

[0047] In the 1st step, owing to the threshold value dispersion,
the output voltage greatly disperses with respect to the input
voltage. However, by detecting and correcting this difference
by means of an output deviation detecting capacity, in the 2nd
step it is not influenced by the threshold value dispersion,
so that the output voltage becomes approximately equal to the
input voltage. From an enlarged view in a lower part of Fig.12,
the offset cancel ability can suppress the output deviation
to ± 5 mV with respect to the threshold value dispersion ± 0.5
V.

[0048]

[Mode for Carrying Out the Invention] By referring to the
drawings, embodiments of the present invention are explained
hereunder.

[0049] (Embodiment 1) Fig.1 is a circuit diagram of the 1st
embodiment of the present invention, and is one of a case where
a charge-injection type organic thin film EL element (hereafter,
abbreviated as "organic thin film EL element") is used as a
luminous element.

[0050] In Fig.1, 15 is the organic thin film EL element that
is a luminous element, 12 a resistance element for controlling

a current flowing through the organic thin film EL element 15, 14 a capacitor for continuing to flow the current through the organic thin film EL element, 13 a switching transistor for supplying a signal voltage to the capacitor 14, 16 a scanning line for supplying a scanning signal selecting the switching transistor 13, 17 a data line for supplying an electric charge to the capacitor 14 through the switching transistor 13 when the scanning line 16 is made ON, 18 a power source electrode for supplying the current to the organic thin film EL element 14, and 19 a common electrode for determining an operation point of the transistor by a potential difference between it and the data line 17.

[0051] The light emitting principle by the above driving circuit is as mentioned before.

[0052] Polysilicon is re-molten and recrystallized by the fact that an amorphous silicon is deposited by a vapor phase epitaxy method and it is laser-annealed and becomes the polysilicon. Phosphorus ions are driven into the polysilicon by an ion doping method, thereby producing a source and a drain electrode portion of the transistor. The resistance element 12 is produced by the same process as portions becoming the source and a drain region of the transistor. In this embodiment 1, the current controlling transistor is made an n channel type. Accordingly, since a load cannot be discharged as a switching circuit, there is provided a circuit for resetting the electric

charge of the load.

[0053] (Embodiment 2) A circuit constitution in the embodiment 2 is shown in Fig4. This embodiment is one in which the current control transistor is made a p channel type. Although the light emitting principle of this driving circuit is basically similar to the embodiment 1, since the p channel transistor can perform only a discharge with respect to the load, there is loaded a pre-charge circuit for preliminarily charging the load to a power source voltage.

[0054] (Embodiment 3) The embodiment 3 is one in which a constitution of a source follower is made a push-pull constitution of the n channel and the p channel. A circuit constitution is identical with a circuit shown in Fig.5. Although the push-pull constitution can perform both of the charging and the discharge with respect to the load, since a circuit scale becomes large and a steady-state current flows, a consumption electric power becomes comparatively large.

[0055] (Embodiment 4) The embodiment 4 is one in which a constitution of buffer is constituted using a differential amplifier. A circuit constitution is identical with a circuit shown in Fig.6. In case where the constitution using the differential amplifier is adopted, although the circuit constitution becomes somewhat complex in comparison with the aforesaid source follower constitution, since the circuit itself has a feedback action, there is a characteristic that

an offset voltage capable of being cancelled becomes high.
[0056]

[Advantage of the Invention]As explained above, according to the present invention, it is possible to realize the driving circuit for the current-controlled type luminous element of active matrix type, in which, as to the brightness of the luminous element, there is integrated the circuit for compensating the offset voltage attributable to the dispersion of the threshold value voltage of the transistor or the like, and in which good image characteristics can be obtained with comparatively small number of transistors.

[Brief Description of the Drawings]

[Fig.1] A circuit diagram showing a constitution of a 1st embodiment of the present invention

[Fig.2] A view showing a simulation result of a source follower with offset canceler

[Fig.3] An enlarged view of the result of Fig.2

[Fig.4] A diagram showing a circuit constitution of the source follower with offset canceler in case where a current controlling transistor is a p channel type

[Fig.5] A diagram showing a case where a constitution of a push-pull circuit is adopted as a source follower circuit

[Fig.6] A diagram showing a differential amplification circuit with offset canceler

[Fig.7] A diagram showing a driving circuit of a conventional

active matrix type EL display

[Fig.8] A view showing a gate voltage-source current characteristic of a polysilicon thin film transistor

[Fig.9] A view showing a current-voltage characteristic of an EL element

[Fig.10] A diagram showing an EL driving circuit for a gradation display corresponding to 4-bit according to a conventional example

[Fig.11] A view showing a simulation result of a differential amplification circuit with offset canceler

[Fig.12] An enlarged view of the result of Fig.11

[Description of Reference Numerals]

12 resistance element

13 switching transistor

14 capacitor

15 organic thin film EL element

16 scanning line

17 data line

18 power source electrode

19 common electrode

Fig.2

(1) input voltage, (2) V_t offset, (3) output voltage (charging impossible after 1 H), (4) 1st step, (5) 2nd step, (6) 3rd step

Fig.1

(1) 1st STEP, (2) 2nd STEP, (3) 3rd STEP

Fig.9

(1) Brightness (cd/m^2), (2) Current density (mA/cm^2)

Fig.6

(1) 1st STEP, (2) 2nd STEP

Fig.8

(1) Source current (A), (2) Gate voltage (V)

Fig.10

(1) 4-bit input

Fig.11

(1) input voltage, (2) output voltage, (3) 1st step, (4) 2nd step

Fig.12

(1) input voltage

Continued from the front page

(72) Inventor: Takashi Okada

c/o Matsushita Electric Industrial Co., Ltd.

1006, Oazakadoma, Kadoma-shi, Osaka-fu

F term (reference) 5C080 AA06 AA07 BB05 DD05 DD22

DD25 DD28 EE19 EE29 FF11

JJ03 JJ04 JJ05 KK43